

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000164978 A**

(43) Date of publication of application: **16 . 06 . 00**

(51) Int. Cl

H01S 5/10
H01S 5/028

(21) Application number: **10335255**

(71) Applicant: **HITACHI LTD**

(22) Date of filing: **26 . 11 . 98**

(72) Inventor: **NOMOTO ETSUKO**
KIKAWA TAKESHI

(54) SEMICONDUCTOR LASER ELEMENT

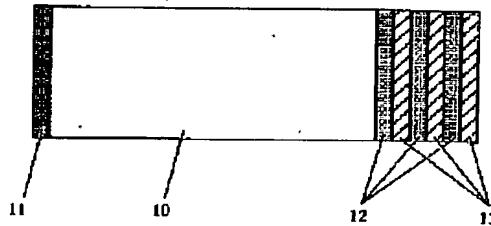
not larger than 4 periods of the laminated films.

(57) Abstract:

COPYRIGHT: (C)2000,JPO.

PROBLEM TO BE SOLVED: To reduce the total number of laminated films by using for a protective film a combination of first and second films, wherein the first film refractive index divided by the second film refractive index is a specified value or less, and the reflectivity of the protective film is a specified value or more with respect to the light of an oscillation frequency.

SOLUTION: In the case a laser having an oscillation wavelength of 650 nm, as a combination of laminated films of a 3-period 6-layer structure, a combination of a first low-refractive index film 12 using MgF₂ or SiO₂ with a second high-refractive index film 13 using TiO₂ is used, or a combination of the first low-refractive index film 12 using Al₂O₃ or MgO with the second high-refractive index film 13 using SiC is used, wherein they are combined so that the refractive index of the first film 12 divided by the refractive index of the second film 13 is 0.72 or lower, and the reflectivity is 90% or higher with respect to the light of an oscillation frequency, when the protective films 12, 13 are formed which have a laminated layer number which is



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-164978

(P2000-164978A)

(43)公開日 平成12年6月16日 (2000.6.16)

(51)Int.Cl.

H01S 5/10
5/028

識別記号

F I

H01S 3/18

640 5F073
618

テマコード (参考)

(21)出願番号

特願平10-335255

(22)出願日

平成10年11月26日 (1998.11.26)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 野本 悅子

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 紀川 健

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 100068504

弁理士 小川 勝男

Fターム(参考) 5F073 AA13 AA74 AA83 AA87 BA06
CA14 CB02 CB20 DA33 EA28

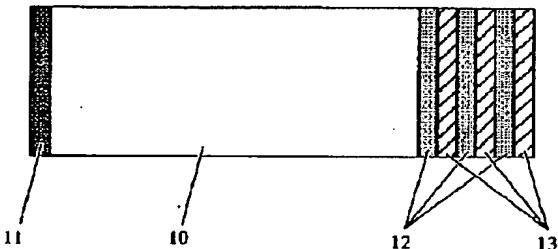
(54)【発明の名称】 半導体レーザ素子

(57)【要約】

【課題】高出力半導体レーザの共振器後端面高反射膜において四分の一波長膜を積層すると膜層数が増え、膜厚ずれによる反射率低下、長時間プロセス、膜応力による膜はがれなどの問題があった。

【解決手段】赤色高出力半導体レーザ後端面部の高反射膜として、レーザの発振波長において透明で、低屈折率膜の屈折率の値を高屈折率膜の屈折率の値で除したときに0.72以下になるような膜の組み合わせを用いて積層膜層数を減らすことにより、不良率を低減し、工程を簡略化する。

図 1



【特許請求の範囲】

【請求項1】活性層と上記活性層を挟んで設けた活性層よりも広い禁制帯幅で互いに異なる導電型を有する半導体層よりなる二種類のクラッド層を有し、上記層構造の最上層および最下層には電極を有し、層構造に垂直に設けた結晶面を反射鏡として共振器を構成し、少なくとも一方の共振器端面に第1の誘電体膜または半導体膜と第2の誘電体膜または半導体膜とを交互に積層した保護膜を有する半導体レーザにおいて、上記保護膜を形成する材料として、使用温度および上記半導体レーザの発振波長領域における上記共振器端面に積層する第1の膜の屈折率を第2の膜の屈折率で除した値が0.72以下である組み合わせとし、上記積層膜の4周期以下の積層数を有する保護膜を形成したときの発振波長の光に対する反射率が90%以上としたことを特徴とする半導体レーザ素子。

【請求項2】請求項1記載の保護膜を形成する第1の膜がMgF₂、SiO₂、Al₂O₃、MgOのいずれかであることを特徴とする半導体レーザ素子。

【請求項3】請求項1記載の保護膜を形成する第2の膜がSiN_x、AlN_x、TiO₂、SiCのいずれかであることを特徴とする半導体レーザ素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はAlGaInP系高出力半導体レーザ素子の改良に係り、特にその共振器端面高反射膜に関する。

【0002】

【従来の技術】AlGaInP系高出力半導体レーザは光ディスク、デジタル・ビデオ・ディスク等の光源として用いられ、高出力化および高信頼度化が求められている。これを達成するには、レーザの動作電流を高くするとレーザ結晶の劣化が早まり高信頼性が得られないため、動作電流を低いままで高出力動作を達成する構造が必要となる。

【0003】その方法の一つとして、共振器の光出射端面すなわち前面と非出射端面すなわち後面との反射率の比が大きくなるように保護膜を成膜し、レーザの微分量子効率を高くする方法がある。前面の反射率はレーザ発振しきい電流値の増大を防ぎ、光ディスク等からの戻り光雑音を抑えるために約6%程度以上である必要があるため、後面の反射率はできるだけ高く例えば90%程度に設定する必要がある。

【0004】通常、高反射膜は屈折率n₀の基板表面に低屈折率n₁、高屈折率n₂の四分の一波長膜を交互に重ねて一組としたものを積み重ねて用いる。藤原史郎編、光学薄膜（共立出版）によると上記2種類の膜をp周期積層した場合の振幅反射率rは数1となり、エネルギー反射率Rは振幅反射率rの2乗となる。

【0005】

【数1】 $r = (n_0 n_2^{-1} - n_1 n_2^{-1}) / (n_0 n_2^{-1} + n_1 n_2^{-1})$

上記数1に従えば、例えば発振波長が650nmのレーザの場合、後面の反射率を90%程度にするために、屈折率1.46のSiO₂と屈折率1.96のSiNとの四分の一波長膜を用いるものとすると、5周期10層の積層膜が必要となる。

【0006】

【発明が解決しようとする課題】従来の技術では650nm帯半導体レーザ共振器後面の保護膜の作製にはSiO₂とSiNの四分の一波長膜を用いると、90%以上の反射率を確保するためには5周期10層の積層膜が必要であるが、スパッタリングにより成膜すると膜厚ずれにより反射率低下が起り、十分な発振効率が得られなかった。また、プロセス時間が長い、膜応力による膜はがれが生じやすいなどの問題があった。また、SiNのかわりに屈折率がより大きいアモルファスSiを用いれば、少ない層数でより高反射率の膜が得られるが、スパッタリングによる成膜では赤色レーザの光を吸収してしまうため、劣化を早めてしまうという問題があった。

【0007】

【課題を解決するための手段】上記課題を解決するため20に、本発明ではレーザの発振波長において透明で、かつ屈折率比の大きい二つの材料を選ぶことによって、90%以上の反射率を確保すると同時に積層膜総数を減らすことを考案した。

【0008】すなわち本発明の半導体レーザ素子は、活性層と上記活性層を挟んで設けた活性層よりも広い禁制帯幅で互いに異なる導電型を有する半導体層よりなる二種類のクラッド層を有し、上記層構造の最上層および最下層には電極を有し、層構造に垂直に設けた結晶面を反射鏡として共振器を構成し、少なくとも一方の共振器端面に第1の誘電体膜または半導体膜と第2の誘電体膜または半導体膜とを交互に積層した保護膜を有する半導体レーザにおいて、上記保護膜を形成する材料として、使用温度および上記半導体レーザの発振波長領域における上記共振器端面に積層する第1の膜の屈折率を第2の膜の屈折率で除した値が0.72以下である組み合わせとし、上記積層膜の4周期以下の積層数を有する保護膜を形成したときの発振波長の光に対する反射率が90%以上としたことを特徴とする。

【0009】特に上記保護膜を形成する第1の膜がMgF₂、SiO₂、Al₂O₃、MgOのいずれかであることが好ましく、上記保護膜を形成する第2の膜がSiN_x、AlN_x、TiO₂、SiCのいずれかであることが好ましい。

【0010】発振波長が650nmのレーザの場合、図1のような3周期6層の積層膜の組み合わせでは、低屈折率膜12としてMgF₂またはSiO₂を用い、高屈折率膜13としてTiO₂を用いる組み合わせ、または低屈折率膜12としてAl₂O₃またはMgO、高屈折率膜13としてSiCを用いる組み合わせなどがある。

【0011】2周期4層の積層膜の組み合わせでは、低屈折率膜としてMgF₂またはSiO₂、高屈折率膜としてSiCの

組み合わせがある。ここで、図1の10はレーザ結晶、11は前端面保護膜、12および13は後端面保護膜となる多層膜である。

【0012】

【発明の実施の形態】(実施例1) 本発明の第1の実施例における半導体レーザの構造、製造方法および特性を図2から図7を用いて説明する。

【0013】まず、有機金属気相成長法を用いて図2のような断面構造のダブルヘテロ構造を作製する。同図において、101はGaAs基板を示しており、このGaAs基板101の面方位は(100)面である。この基板101上にn型In_{0.5}Al_{0.4}P(7nm)ウエル層108と2層のIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pバリア層109を積層して形成している。

【0014】このウェハを以下の手順で図3のような構造に加工する。熱化学堆積法によりSiO₂膜(図示せず)を堆積し、ホトリソグラフ技術を用いて上記SiO₂膜を幅約5μmのストライブ状に加工する。このSiO₂ストライブをマスクとしてp型クラッド層105の途中までをリッジ状に加工し、このSiO₂ストライブをマスクとしてn型GaAs電流ブロック層111の選択成長を行う。GaAsキャップ層107を取り除いた後、n型GaAs電流ブロック層111およびp型In_{0.5}Al_{0.4}P層106上には、p型GaAsからなるコンタクト層112を介してAu-Zn合金からなるp側電極113が設けられている。そして、GaAs基板101の裏面には、Au-Ge合金からなるn側電極114が設けられている。このような構造のウェハ14を図4(a)の状態から同図(b)のように長さ約600μmの幅を持つバー状ウェハ15に劈開する。ここで、16は素子端面となる側面をさしている。

【0015】共振器の光出射端面側に図5のAl₂O₃およびSiターゲット1を持つRFマグネットロンスパッタリング装置により、図6(a)に示すように、低反射率保護膜17としてAl₂O₃膜を成膜する。ここで、図5において1はスパッタリングターゲット、2は成膜室、3はシャッター、4は排気設備、5は試料ステージ、6は試料ホルダ、7はスパッタ材料、15はバー状の試料を示す。

【0016】バー状の試料15を裏返してもう一方の共振器端面に酸素ガスおよびメタンガスを交互に導入することによりSiO₂とSiCの四分の一波長膜を交互に2周期成膜し、高反射膜18とする。このバー状のウェハ15を図6(b)のように劈開してレーザチップ19とする。

【0017】この方法によればレーザ後端面保護膜の反射率の波長依存性は図7のようになり、680nmでの反射率は約90%となつた。また、本実施例の半導体レーザは

波長680nm、しきい値電流は約60mA、微分量子効率が約0.9で室温連続発振し、最大光出力は約90mWで、光出力50mWにおいて5000時間以上の連続動作が可能であった。

【0018】(実施例2) 本発明の第2の実施例の半導体レーザの構造および製造方法を図8から図11に示す。

【0019】まず、有機金属気相成長法により図8のようなダブルヘテロ構造を作製する。201はGaAs基板を示しており、このGaAs基板201は、(100)面から[011]方向に7度傾斜した面方位を有している。この基板上にn型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pからなる厚さ1.8μm程度のn型クラッド層102、多重量子井戸活性層202、p型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pからなる厚さ1.5μm程度のp型クラッド層105、p型In_{0.5}Al_{0.4}P層106、およびn型GaAsキャップ層107を順次結晶成長する。活性層202は厚さ5nmのIn_{0.5}Al_{0.4}P層203と厚さ5nmのIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P層204が4周期積層した多重量子井戸構造となつていて。

【0020】このような半導体積層構造を持ったウェハに厚さ100nmのSiN膜(図示せず)をスパッタ法により堆積する。このSiN膜をレーザストライブの方向と直交する幅30μmから50μmのストライブ状に取り除き、さらにこのストライブ部分のGaAs107も化学エッチングにより除去する。この時、GaAsのエッチングはSiN膜の下にサイドエッチングが約2μm入る時間とする。このウェハにSiイオン打ち込みおよびそれに連続してSiより浅く水素イオン打ち込みを行い、700°C程度の熱処理によりSiの拡散を行い、レーザ端面窓構造および窓部の非励起構造を作製する。

【0021】このようなウェハのSiN膜を取り除き、さらにn型GaAs層107を取り除いた後、p型GaAs層を再成長する。さらに、その上に熱化学堆積法によりSiO₂膜(図示せず)を堆積し、ホトリソグラフ技術を用いてSiO₂膜を幅約5μmのストライブ状に加工する。このSiO₂ストライブをマスクとしてp型クラッド層105の途中までをリッジ状に加工し、このSiO₂ストライブをマスクとしてn型GaAs電流ブロック層111の選択成長を行う。GaAs再成長層を取り除いた後、n型GaAs電流ブロック層111およびp型In_{0.5}Al_{0.4}P層106上には、p型GaAsからなるコンタクト層112を介してAu-Zn合金からなるp側電極113が設けられている。そして、GaAs基板201の裏面には、Au-Ge合金からなるn側電極114が設けられている。

【0022】このような構造のウェハのレーザ端面(窓領域)および中心部(窓領域以外)における断面図はそれぞれ図9、図10となる。このウェハを長さ約600μmに劈開する。劈開の位置はSiを拡散した窓構造を設けた領域のほぼ中央となるように制御を行う。

【0023】共振器の光出射端面側に図11のAl、SiおよびTiターゲットそれぞれ別室に持つECRスパッタリング装置を用いて、クリーニングのためと端面の電流リー

クを抑制するためにレーザ端面に水素プラズマ照射した後、Al系成膜室にて窒素ガスを導入してAlN膜を数原子層成膜し、次に酸素ガスを導入してAl₂O₃膜を成膜する。ここで、図11において、1はスパッタリングターゲット、2は成膜室、4は排気設備、6は試料ホルダ、7はスパッタ材料、8はECRプラズマ発生装置、15はバー状の試料を示す。

【0024】バー状の試料15を裏返してもう一方の共振器端面にはSi系成膜室に酸素ガスを導入してSiO₂を成膜し、自動搬送でTi系成膜室に試料を移動させ酸素ガスを導入してTiO₂を成膜し、それぞれ膜厚を四分の一波長として交互に3周期成膜する。このバー状のウエハを劈開してレーザチップとする。

【0025】この方法によればレーザ後面の保護膜の650nmにおける反射率は約90%となった。本実施例の半導体レーザは波長650nm、しきい値電流は約60mA、微分量子効率が約0.9で室温連続発振し、最大光出力は約200mWで、光出力80mWにおいて5000時間以上の連続動作が可能であった。

【0026】(実施例3) 本発明第3の実施例の半導体レーザの構造および製造方法を図12から図15を用いて説明する。まず、有機金属気相成長法を用いて図12のようなダブルヘテロ構造を作製する。101はGaAs基板を示しており、このGaAs基板101の面方位は(100)面である。この基板上にn型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pからなる厚さ1.8μm程度のn型クラッド層102、アンドープIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pからなる光ガイド層103で挟持されているIn_{0.5}Ga_{0.5}P活性層301、p型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pからなる厚さ1.5μm程度のp型クラッド層105、p型In_{0.5}Ga_{0.5}P層106、およびn型GaAsキャップ層107を順次結晶成長する。本実施例のIn_{0.5}Ga_{0.5}P活性層は自然超格子が形成される条件で結晶成長する。

【0027】次に、このような半導体積層構造を持ったウエハに厚さ100nmのSiN膜(図示せず)をスパッタ法により堆積する。このSiN膜をレーザストライプの方向と直交する幅30μmから50μmのストライプ状に取り除き、さらにこのストライプ部分のGaAsも化学エッティングにより除去する。この時、GaAsのエッティングはSiN膜の下にサイドエッティングが約2μm入る時間とする。

【0028】次に、スパッタ法によりZnO膜(図示せず)の堆積を行った。このようなウエハを攝氏500度から600度に加熱することによりZnO膜からの亜鉛拡散を行った。拡散時間は亜鉛がn型GaAs基板に達しないように選んだ。

【0029】このようなウエハのSiN膜を取り除き、さらにn型GaAs層107を取り除いた後、p型GaAs層を再成長する。さらに、熱化学堆積法によりSiO₂膜(図示せず)を堆積し、ホトリソグラフ技術を用いてSiO₂膜を幅約5μmのストライプ状に加工する。このSiO₂ストライプをマスクとしてp型クラッド層105の途中までをリッジ状に

加工し、このSiO₂ストライプをマスクとしてn型In_{0.5}Ga_{0.5}P電流ブロック層302の選択成長を行った。

【0030】p型GaAs再成長層を取り除いた後、n型In_{0.5}Ga_{0.5}P電流ブロック層302およびp型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P層106上には、p型GaAsからなるコンタクト層112を介してAu-Zn合金からなるp側電極113が設けられている。そして、GaAs基板101の裏面には、Au-Ge合金からなるn側電極114が設けられている。

【0031】このような構造のウエハは図13(窓領域)および図14(窓領域以外)に示すような断面構造を有する。このウエハを長さ約600μmに劈開してレーザチップとする。劈開の位置はZnO膜のストライプを設けた領域となるように劈開位置の制御を行った。

【0032】長さ約600μmの幅を持つバー状に劈開して共振器の光出射端面側に図15のSiターゲットを持つECRスパッタリング装置により、始め窒素ガスを導入してSiN膜を、次に酸素ガスを導入してSiO₂膜を成膜する。装置内にて試料ホルダ6を支持棒9により裏返して、もう一方の共振器端面を上面に出す。この面に酸素ガスを導入してSiO₂膜とメタンガスを導入してSiC膜をそれぞれ膜厚を四分の一波長ずつ2周期成膜する。このバー状のウエハを劈開してレーザチップとする。

【0033】この方法によればレーザ後面の保護膜の680nmでの反射率は約90%となった。本実施例の半導体レーザは波長680nm、しきい値電流は約60mA、微分量子効率が約0.9で室温連続発振し、最大光出力は約90mWで、光出力50mWにおいて5000時間以上の連続動作が可能であった。

【0034】
30 【発明の効果】本発明によれば半導体レーザの後面側保護膜を、従来より少ない積層膜でより高反射率に形成することができるので、膜厚ずれによる反射率低下の影響を低減し、工程を簡略化することができる。また、高出力半導体レーザの動作電流の低減により定消費電力および長寿命化を実現することができる。さらに、光ディスク、デジタル・ビデオ・ディスク等のシステムに搭載された場合、全体の消費電力低減、故障率低減、放熱機構の簡素化につながる。

【図面の簡単な説明】
40 【図1】本発明の一実施例の半導体レーザの構造を示す側面図。

【図2】本発明の第1の実施例における半導体レーザの結晶成長層を示す断面図。

【図3】本発明の第1の実施例における半導体レーザの断面構造図。

【図4】本発明の第1の実施例におけるウエハ劈開形状を示す斜視図。

【図5】本発明の第1の実施例における端面保護膜作製装置の概略構成図。

【図6】本発明の第1の実施例におけるウエハ劈開形状

を示す斜視図。

【図7】本発明の第1の実施例における半導体レーザ后面の反射率の波長依存性を示す測定図。

【図8】本発明の第2の実施例における半導体レーザの結晶成長層を示す断面図。

【図9】本発明の第2の実施例における半導体レーザの窓領域部分の断面図。

【図10】本発明の第2の実施例における半導体レーザの窓領域以外の部分の断面図。

【図11】本発明の第2の実施例における端面保護膜作製装置を示す概略構成図。

【図12】本発明の第3の実施例における半導体レーザの結晶成長層を示す断面図。

【図13】本発明の第3の実施例における半導体レーザの窓領域部分の断面図。

【図14】本発明の第3の実施例における半導体レーザの窓領域以外の部分の断面図。

【図15】本発明の第3の実施例における端面保護膜作製装置の概略構成図。

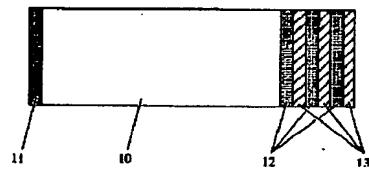
【符号の説明】

*20

* 1…スパッタリングターゲット、2…成膜室、3…シャッター、4…排気設備、5…ステージ、6…試料ホルダ、7…スパッタ材料、8…ECRプラズマ発生装置、9…上下回転支持棒、10…レーザ結晶、11…前面保護膜、12…第1の後端面保護膜、13…第2の後端面保護膜、14…レーザ用ウエハ、15…レーザバー、16…素子端面、17…低反射率端面保護膜、18…高反射率端面保護膜、19…レーザチップ、101…GaAs基板、102…n型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pクラッド層、103…アンドープIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P光ガイド層、104…多重量子井戸活性層、105…p型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pクラッド層、106…p型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P層、107…n型GaAsキャップ層、108…In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pバリア層、111…n型GaAs電流ブロック層、112…p型GaAsコンタクト層、113…p側電極、114…n側電極、115…不純物原子を拡散した領域、201…GaAs基板、202…多重量子井戸活性層、203…In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pウェル層、204…In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}Pバリア層、301…In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P活性層、302…n型In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P電流ブロック層。

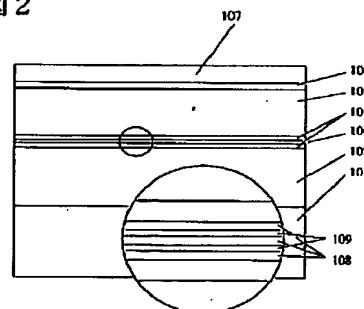
【図1】

図1



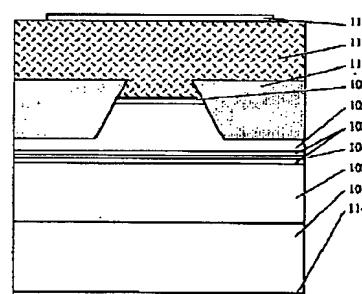
【図2】

図2



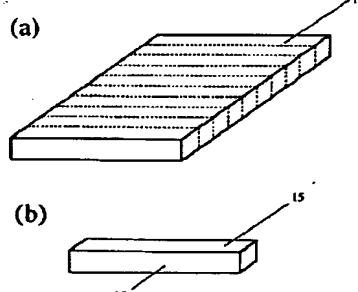
【図3】

図3



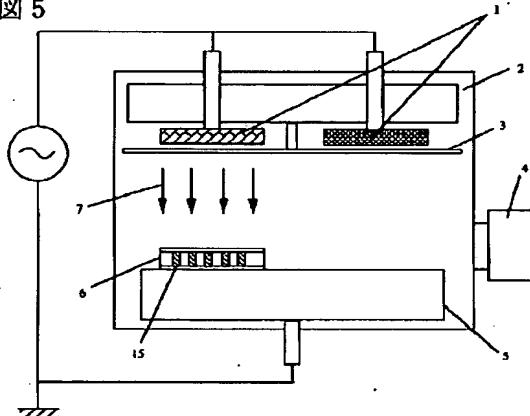
【図4】

図4



【図5】

図5



【図6】

図6

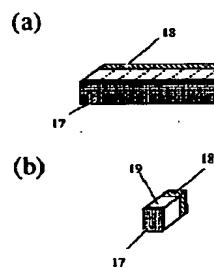
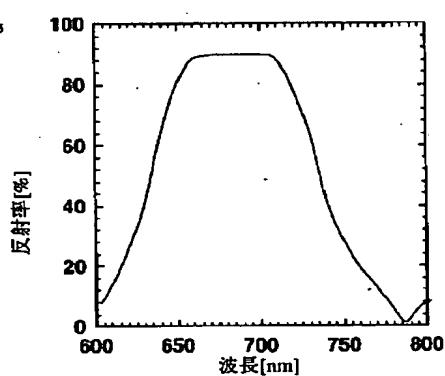


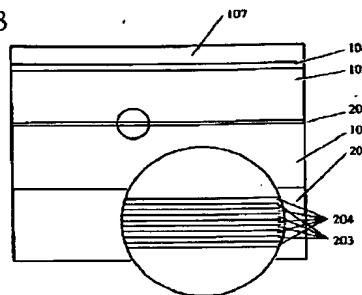
図7



【図7】

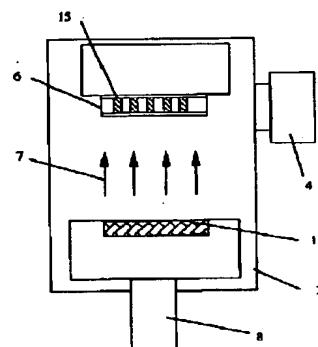
【図8】

図8



【図11】

図11



【図9】

図9

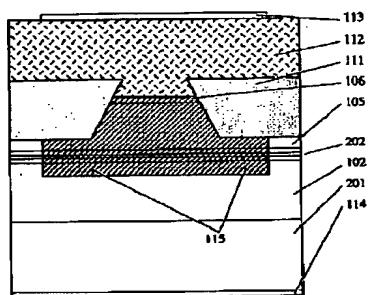
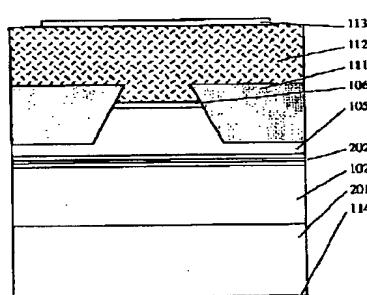
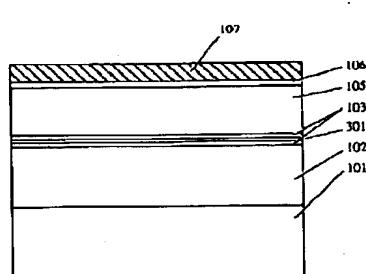


図10



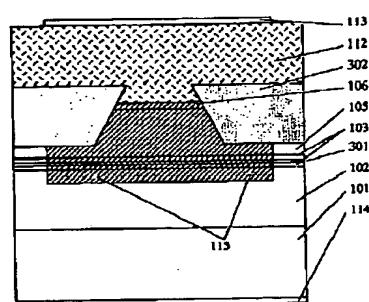
【図12】

図12



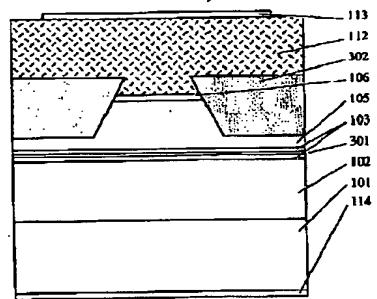
【図13】

図13



【図14】

図14



【図15】

図15

